



Internet des Objets : John Hennessy et David Patterson récompensés pour leurs travaux sur les processeurs RISC

Publié le vendredi 23 mars 2018

Voir en ligne : <https://www.france-science.org/Internet-des-Objets-John-Hennessy.html>

John Hennessy et David Patterson, deux scientifiques de UC Berkeley se sont vus décerner le prix Alan Turing de l'ACM (*Association for Computing Machinery*) pour leurs travaux de recherches ayant abouti au premier processeur RISC (*Reduced Instruction Set Computer*) en 1982. L'attribution de ce prix aux deux chercheurs fait de UC Berkeley l'une des universités ayant le plus de lauréats de cette distinction prestigieuse.

Le prix Alan Turing

Le prix Alan Turing est décerné depuis 1966 aux personnes ayant apporté une contribution technique majeure à la communauté de l'informatique. Considéré parfois comme l'équivalent du prix Nobel en informatique, l'attribution du prix est accompagné d'un million de dollars offert par Google. Hennessy et Patterson rejoignent des lauréats tels que McCarthy et Minsky pour leurs travaux sur l'intelligence artificielle ou encore Alan Kay, créateur de *SmallTalk*, et Tim Berners-Lee inventeur du *World Wide Web*. □

L'approche dominante d'alors : CISC

Au début des années 80, l'approche CISC (Jeux d'instructions complexes) dominait toujours l'industrie du processeur. Les instructions de ces processeurs sont implémentées sous forme de microcodes directement embarquées dans la puce, chaque exécution d'instruction prenant un cycle. Les instructions des processeurs CISC étant en général composées de plusieurs micro-programmes, l'achèvement d'une instruction prend alors plusieurs cycles. Dans l'exemple du Motorola 68K, pour achever l'exécution d'une opération il faut 4 cycles pour les plus simples à 160 cycles pour les plus complexes (comme la division mathématique). Ce type de jeux d'instructions est toujours utilisé aujourd'hui, l'architecture x86 des processeurs de nos ordinateurs personnels reposant sur le modèle CISC.

L'approche RISC

Les processeurs RISC (Jeux d'instructions réduits) sont arrivés plus tardivement dans le paysage de l'informatique moderne. Leurs jeux d'instructions plus simples permettent une programmation plus lisible que le modèle CISC dont les jeux d'instructions plus complexes rendent le code moins lisible. Le code RISC est cependant moins compact se traduisant par un plus grand nombre d'accès à la mémoire, ses instructions faisant toutes la même taille tandis que les instructions les plus utilisées du modèle CISC sont plus courtes. Or le modèle RISC bénéficie du câblage « en dur » d'instructions d'addition et de multiplication réalisables en un seul cycle, les rendant très rapides et les désignant comme unités très adaptées aux calculs vectoriel et

matriciel. Les puces RISC sont également plus compactes et sont constituées de moins de transistors que leurs équivalents CISC, ainsi elles dissipent moins d'énergie.

RISC, le modèle le plus utilisé

L'équipe de Patterson est la première à employer le terme RISC pour désigner cette famille naissante de processeurs en démontrant en 1982, que leur prototype (RISC-I) constitué de 44 000 transistors était plus performant qu'un CISC de 100 000 transistors. Vendus par Sun sous la dénomination SPARC dans les années 90, le type d'architecture sera repris par divers fondeurs et concepteurs de puces comme ARM. La plupart des dispositifs mobiles (Smartphones, Tablettes, montres connectées etc.) sont équipés de processeurs ARM et représentent la plus grande masse « d'ordinateurs » au monde, faisant du modèle RISC l'architecture la plus diffusée.

RISC : moteur de l'Internet des Objets

Les travaux des équipes de UC Berkeley et notamment de Patterson et Hennessy sont précurseurs dans le changement des objectifs des fondeurs et des industriels de l'informatique. La puissance brute n'est plus uniquement l'objectif à atteindre. Dès lors, l'empreinte énergétique, la dissipation de la chaleur et la communication deviennent des objectifs prioritaires dans la conception des processeurs.

De par la nature des objectifs poursuivis par ce type de puces et la diffusion dont le modèle RISC a bénéficié, il est aujourd'hui, grâce aux concepteurs comme ARM, le moteur d'une nouvelle transformation industrielle qu'est celle de l'Internet des Objets. Ce type de puces économes qui internalisent désormais des capacités graphiques, WiFi ou encore Bluetooth représente le cœur des objets communicants et également de nombre d'automates et de robots. Le changement de modèle du CISC au RISC dans un certain nombre d'applications montre que des évolutions dans les architectures matérielles se produisent, s'ouvrant dès aujourd'hui vers les processeurs quantiques, qui pourraient être le prochain pivot de l'industrie du semi-conducteur.

Rédacteur

- Marc-Emmanuel Perrin, Attaché Adjoint pour la Science et la Technologie, Consulat Général de France de San Francisco, deputy-sf@ambascience-usa.org

Sources

- <http://news.berkeley.edu/2018/03/21/david-patterson-pioneer-of-modern-computer-architecture-receives-turing-award/>
- <https://amturing.acm.org>
- <https://cs.stanford.edu/people/eroberts/courses/soco/projects/risc/riscisc/>